| طرح درس | | |
|---|---|---|
| دانشکده: فناوریهای صنعتی | رشته: مهندسی برق | گرایش: کنترل |
| نام درس: مباحث ویژه در کنترل ۲ | تعداد واحد: ۳ واحد | درس یا دروس پیش نیاز: مدارهای منطقی – معماری کامپیوتر |
| تقویم آموزشی دانشگاه: نیمسال اول۱۴۰۰-۱۴۰۱ | زمان تحویل تکالیف: بصورت هفتگی تکلیف تحویل گرفته می شود | تاریخ امتحان: بعد از اتمام ۱۶ هفته |
| روز، ساعت و مکان کلاس: سه شنبه ۱۱:۰۰ لغایت ۱۲:۳۰ و سه شنبه ۱۴:۰۰ لغایت ۱۵:۳۰ | | گردش علمی و بازدید: ندارد |

**هدف کلی درس:** بکارگیری زبان وریلاگ به عنوان یکی از زبانهای توصیف سخت افزار، برای پیاده سازی الگوریتم های کنترلی بر روی بوردهای آموزشی FPGA را بصورت عملی، هدف اصلی این درس است. این بوردها امروزه به عنوان یکی از توانمندترین ابزارهای پردازش سیگنالهای دیجیتال در صنایع الکترونیک و مخابرات مورد استفاده قرار می گیرند. تنها بستر موجود برای پیاده سای عملی کنترلر های فازی، شبکه های عصبی و سیستمهای کنترلی دیجیتال با سرعت پردازش بالا و موازی، همین ساختار است.

| هفته | مورخ | رئوس مطلب |
|---|---|---|
| اول | ۱۴۰۰/۰۸/۱۸ | جلسه اول: معرفی اجمالی FPGA و بیان تفاوتهای آن با میکروکنترلرها – مثالهای کاربردی از FPGA<br>جلسه دوم: یادآوری نکات مهم و کلیدی درس مدارهای منطقی با چند مثال – آموزش و سپس حل مثال توسط دانشجویان |
| دوم | ۱۴۰۰/۰۸/۲۵ | جلسه سوم: معرفی تاریخچه تکامل مدارهای منطقی قابل برنامه‌ریزی – معرفی معماری PLA به عنوان اولین نسل مدارهای منطقی قابل برنامه ریزی – معرفی نسل دوم PAL ها<br>جلسه چهارم: پیاده سازی مدارهای ترکیبی و ترتیبی مختلف بر روی شماتیک PAL16R6 با مشارکت تمام دانشجویان و آموزش عملی در کلاس |
| سوم | ۱۴۰۰/۰۹/۰۲ | جلسه پنجم: معرفی ساختار بنیادی تراشه‌های FPGA کمپانی های مختلف: ACTEL، ALTERA و Xilinx – معرفی LUT ها به عنوان سلول پایه برنامه‌پذیر<br>جلسه ششم: معرفی CLB ها در XCS4000 - کوئیز |
| چهارم | ۱۴۰۰/۰۹/۰۹ | جلسه هفتم: شروع زبان وریلاگ با مثال<br>جلسه هشتم: تعریف ماژول -معرفی ساختار سلسله مراتبی – مفاهیم اولیه در وریلاگ |
| پنجم | ۱۴۰۰/۰۹/۱۶ | جلسه نهم: ادامه مفاهیم اولیه در وریلاگ – انواع متغیرها – الگوی عددنویسی – بردارها و آرایه ها – فراخوانی ماژولها<br>جلسه دهم: قوانین اتصال پورتها در ماژولهای تودرتو – مثال از تولید سیگنال با تست بنچ |

| | | |
|---|---|---|
| ششم | ۱۴۰۰/۰۹/۲۳ | جلسه یازدهم: نصب برنامه **ActiveHDL** و حل مثال دسته جمعی در کلاس – مدلسازی در سطح گیتهای منطقی – مشکلات و محدودیتها<br>جلسه دوازدهم: مدلسازی در سطح انتقال داده – معرفی عملگرها در وریلاگ با ارائه مثال |
| هفتم | ۱۴۰۰/۰۹/۳۰ | جلسه سیزدهم: حل مثال از عملگرهای شرطی تودرتو – حل مثال از مدلسازی انتقال داده<br>جلسه چهاردهم: دستورات سیستمی – کار با رشته ها |
| هشتم | ۱۴۰۰/۱۰/۰۷ | جلسه پانزدهم: معرفی روشهای بهبود طراحی دیجیتال – معرفی سیستم پایپ لاین – برنامه نویسی در سطح انتقال داده<br>جلسه شانزدهم: حل مثال بهینه سازی طراحی در فصل انتقال داده – کوئیز |
| نهم | ۱۴۰۰/۱۰/۱۴ | جلسه هفدهم: شروع فصل مدلسازی رفتاری – معرفی ساختارهای موازی با دستورات **always** و **initial**<br>جلسه هجدهم: آزمون میانترم |
| دهم | ۱۴۰۰/۱۰/۲۱ | جلسه نوزدهم: معرفی انواع انتسابها در سطح رفتاری (**Blocking** و **Non-Blocking**) – ارائه مثال<br>جلسه بیستم: مکانیزم کلی کدنویسی در سطح رفتاری با جداسازی بلوکهای ترکیبی و ترتیبی – ارائه مثال آکومولاتور |
| یازدهم | ۱۴۰۰/۱۰/۲۸ | جلسه بیست و یکم: مثال برنامه نویسی پایپ لاین – معرفی ساختارهای شرطی **if-else** و **case** با بررسی شرایط سنتز<br>جلسه بیست و دوم: مثال آشکارساز رشته بدون استفاده از **FSM** |
| دوازدهم | ۱۴۰۰/۱۱/۰۵ | جلسه بیست و سوم: معرفی روش کدنویسی با **FSM** – یادآوری **FSM** – معرفی ماشینهای **Mealy** و **Moore**<br>جلسه بیست و چهارم: مثال فر برقی – رسم **FSM** + کدنویسی وریلاگ + ماژول تست بنچ |
| سیزدهم | ۱۴۰۰/۱۱/۱۲ | جلسه بیست و پنجم: مثال آشکارساز رشته – رسم **FSM** + کدنویسی + ماژول تست بنچ<br>جلسه بیست و ششم: معرفی حلقه ها در وریلاگ – مثال کنترلر هوشمند چراغ راهنما – رسم **FSM** + کدنویسی وریلاگ با ورود وقفه ها در برنامه اصلی + ماژول تست بنچ |
| چهاردهم | ۱۴۰۰/۱۱/۱۹ | جلسه بیست و هفتم: مثال تقسیم کننده فرکانس بر ۳ – رسم **FSM** + کدنویسی وریلاگ + |

| | | |
|---|---|---|
| | | ماژول تست بنچ - کوئیز<br>جلسه بیست و هشتم: معرفی توابع **task** و **function** با ارائه مثال |
| پانزدهم | ۱۴۰۰/۱۱/۲۶ | جلسه بیست و نهم: آموزش نرم افزار **ISE** برای شبیه سازی و سنتز روی **FPGA**<br>جلسه سی ام: تعریف سنتز – مروری بر کلیه دستورات قابل سنتز |
| شانزدهم | ۱۴۰۰/۱۲/۰۳ | جلسه سی و یکم: ساختارهای قابل سنتز – مفهوم سنتز – تغییر کد برای سنتز روی تراشه<br>جلسه سی و دوم: سنتز بر روی **FPGA** بصورت عملی با بوردهای آموزشی **SPARTAN6** |

**نحوه ارزشیابی: نمره پایان ترم۸ نمره (دوازده نمره)، میان ترم ۵ نمره (پنج نمره)، تکالیف ۴ نمره (دو نمره)، کوئیز ۲ نمره (یک نمره)، ارائه Case Study حداکثر ۳ نمره**

**منابع درسی: برای تدریس این درس، زبان وریلاگ و سنتز روی FPGA با استفاده از یک منبع زبان فارسی و ۴ منبع زبان انگلیسی به شرح زیر انجام می شود:**

۱- کتاب:
**"طراحی و مدلسازی مدارهای دیجیتال با Verilog HDL" نوشته حسین کریمیان، فریبا حیدری، نشر علم عمران، سال ۱۳۸۲، به شماره شابک: ۹۶۴-۹۴۳۴۳-۳-X (این کتاب در چاپ و تکثیر دانشگاه در دسترس دانشجویان قرار گرفته است)**

۲- کتاب:
**Verilog HDL: A Guide to Digital Design and Synthesis, Second Edition, By: Samir Palnitkar, SunSoft Press**
**(این کتاب از طریق کانال درسی در شبکه مجازی در دسترس دانشجویان قرار گرفته است)**

۳- کتاب:
**Verilog Golden Reference Guide, By: Dolous, Cadence Design Systems Inc**
**(این کتاب از طریق کانال درسی در شبکه مجازی در دسترس دانشجویان قرار گرفته است)**

۴- کتاب:
**Verilog HDL Synthesis, A Practical Primer, By: J. Bhasker, Star Galaxy Publishing**
**(این کتاب از طریق کانال درسی در شبکه مجازی در دسترس دانشجویان قرار گرفته است)**

۵- کتاب:
**Advanced Digital Design with the Verilog FPGA, By: Michael D. Ciletti, Prentice-Hall of India**
**(این کتاب بصورت ترجمه در بازار موجود است و نسخه اصلی آن به زبان انگلیسی از طریق کانال درسی در شبکه مجازی در دسترس دانشجویان قرار گرفته است)**

۶- کتاب:
**Verilog Digital System Design, By: Zainalabedin Navabi, McGraw-Hill**
**(این کتاب بصورت ترجمه در بازار موجود است و نسخه اصلی آن به زبان انگلیسی از طریق کانال درسی در شبکه مجازی در دسترس دانشجویان قرار گرفته است)**

وزارت علوم تحقیقات و فناوری
دانشگاه صنعتی ارومیه

**وسایل کمک آموزشی:**

**۱- لپ تاب**

**۲- بورد آموزشی تراشه مدل SPARTAN6-SLX9 کمپانی Xilinx مونتاژ شده توسط شرکت "ره‌پویان علم و صنعت آوا" تهیه شده و یک جلسه برای تست و معرفی در کلاس درس استفاده می شود.**

**۳- بورد آموزشی تراشه مدل SPARTAN6-SLX9 مونتاژ شده توسط شرکت "پازج" تهیه شده و معرفی در کلاس درس استفاده می شود.**

**تاریخ تنظیم: آبان ۱۴۰۰**

**سارنگ کاظمی نیا**

م#محل امضا ۱#م